

Ιωάννης Κουρέτας

📍 Κωνσταντίνου Καραμανλή 46, 26442 Πάτρα (Ελλάδα)

☎ 6972127352

✉ kouretas@upatras.gr

🌐 <https://www.linkedin.com/pub/ioannis-kouretas/28/918/3b0> ⓘ
<http://www.ics.ece.upatras.gr/people/ioannis-kouretas/>

ΤΡΕΧΟΥΣΑ ΘΕΣΗ

ΕΔΙΠ ΠΑΝΕΠΙΣΤΗΜΙΟ ΠΑΤΡΩΝ

Τμήμα Ηλεκτρολόγων Μηχανικών και Τεχνολογίας Υπολογιστών
Γνωστικό αντικείμενο « Ολοκληρωμένα Ψηφιακά Κυκλώματα»

ΕΠΑΓΓΕΛΜΑΤΙΚΗ ΕΜΠΕΙΡΙΑ

1 Μαρ 2022–31 Μαρ 2022

Επισκέπτης ερευνητής

Khalifa university, Abu Dhabi(United Arab Emirates) - College of Engineering

15 Μαΐου 2022–15 Ιουν 2022

Επισκέπτης ερευνητής

Khalifa university, Abu Dhabi(United Arab Emirates) - College of Engineering

16 Οκτ 20–31-Ιουλ 22

Συμβασιούχος Καθηγητής

Ελληνικό Ανοικτό Πανεπιστήμιο, τμήμα Πληροφορικής

Διδασκαλία του μαθήματος Εργαστήριο Ψηφιακών Κυκλωμάτων

1 Φεβ 2021–30 Ιουν 2021

Επίκουρος Καθηγητής – Συμβασιούχος

Πανεπιστήμιο Πατρών – τμήμα Μηχανικών Η/Υ και Πληροφορικής

Μάθημα "Προηγμένοι Μικροεπεξεργαστές"

10 Μαρ 2020–29 Μαΐου 2020

Επίκουρος Καθηγητής – Συμβασιούχος

Πανεπιστήμιο Πατρών – τμήμα Μηχανικών Η/Υ και Πληροφορικής

Μάθημα "Προηγμένοι Μικροεπεξεργαστές"

8 Φεβ 2017–23 Ιουν 2017

Επίκουρος Καθηγητής – Συμβασιούχος

Πανεπιστήμιο Πελοποννήσου, Τρίπολη – Τμήμα Πληροφορικής και Τηλεπικοινωνιών

Μάθημα "Σχεδίαση Ψηφιακών Κυκλωμάτων και Συστημάτων"

1 Μαρ 2015–1 Οκτ 2016

Επίκουρος Καθηγητής – Συμβασιούχος

Πανεπιστήμιο Πελοποννήσου, Σπάρτη - Τμήμα Ψηφιακών Συστημάτων

Μάθημα "Σύγχρονα Θέματα Αρχιτεκτονικής Υπολογιστών"

Μάθημα "Εισαγωγή στους Μικροεπεξεργαστές"

Μάθημα "Εισαγωγή στους Μικροεπεξεργαστές και Μικροϋπολογιστές"

1 Σεπ 2020 –

Ερευνητικό έργο

Khalifa University, Abu Dhabi, United Arab Emirates

Alternative Numbering Systems and Architectures for AI on Edge Devices

19 Ιουλ 2021–31 Δεκ 2021

Ερευνητικό έργο

Πανεπιστήμιο Πατρών, Πάτρα (Ελλάδα)

Ανάπτυξη του υλικολογισμικού [firmware] και ηλεκτρονικών κυκλωμάτων FPGA συσκευής δοκιμαστηρίου [tester] ηλεκτρονικών καρτών Mezzanine»

Ερευνητικό έργο «Καθορισμός τεχνικής δειγματοληψίας με αξιοποίηση κωδικοποίησης και ανάπτυξη υλικολογισμικού και ηλεκτρονικών κυκλωμάτων FPGA συσκευής δοκιμαστηρίου ηλεκτρονικών καρτών Mezzanine.»

1 Νοε 2010–28 Φεβ 2011 **Ερευνητικό έργο**
Πανεπιστήμιο Πατρών, Πάτρα (Ελλάδα)
Κουπόνι καινοτομίας: LPOSP- Low Power DSP - Ψηφιακό φίλτρο χαμηλής κατανάλωσης.

1 Οκτ 2004–30 Νοε 2004 **Ερευνητικό έργο**
Πανεπιστήμιο Πατρών, Πάτρα (Ελλάδα)
Ανάπτυξη και Σχεδίαση Βάσης Δεδομένων για την ταξινόμηση και οργάνωση σχεδιαστικών μεθοδολογιών κατάλληλων για συστήματα χαμηλής κατανάλωσης με χρήση τεχνολογιών διαδικτύου στα πλαίσια του ερευνητικού προγράμματος “A central Market place for dissemination of low-power microelectronics design knowledge”

10 Σεπτ 2002–1 Ιαν 2003 **Ερευνητικό έργο**
Πανεπιστήμιο Πατρών, Πάτρα (Ελλάδα)
Ανάπτυξη και Σχεδίαση Βάσης Δεδομένων για την ταξινόμηση και οργάνωση σχεδιαστικών μεθοδολογιών κατάλληλων για συστήματα χαμηλής κατανάλωσης με χρήση τεχνολογιών διαδικτύου στα πλαίσια του ερευνητικού προγράμματος “A central Market place for dissemination of low-power micro electronicsdesign knowledge”

1 Σεπτ 2004–9 Οκτ 2017 **IT Καθηγητής μέσης εκπαίδευσης**
Υπουργείο Παιδείας και Πολιτισμού

ΕΚΠΑΙΔΕΥΣΗ ΚΑΙ ΚΑΤΑΡΤΙΣΗ

1 Οκτ 1995–1 Φεβ 2001 **Δίπλωμα Μηχανικός Ηλεκτρονικών Υπολογιστών και Πληροφορικής**
Πανεπιστήμιο Πατρών
Μηχανικών Ηλεκτρονικών Υπολογιστών και Πληροφορικής, Πάτρα (Ελλάδα)

1 Φεβ 2001–1 Ιουν 2003 **Μεταπτυχιακό Δίπλωμα Ειδίκευσης Ολοκληρωμένα Κυκλώματα Υλικού και Λογισμικού** ΕΠΠ επίπεδο 7
Πανεπιστήμιο Πατρών- Μηχανικών Ηλεκτρονικών Υπολογιστών και Πληροφορικής, Πάτρα (Ελλάδα)
Αριθμητικά κυκλώματα υπολοίπων με εφαρμογές σε ψηφιακά φίλτρα

1 Οκτ 2006–16 Ιουλ 2012 **Διδακτορικό Δίπλωμα Αριθμητικά κυκλώματα υπολοίπων με χαμηλή κατανάλωση και ανοχή σε διακυμάνσεις παραμέτρων** ΕΠΠ επίπεδο 8
Πανεπιστήμιο Πατρών Ηλεκτρολόγων Μηχανικών και Τεχνολογίας Υπολογιστών, Πάτρα (Ελλάδα)
Αριθμητικά κυκλώματα υπολοίπων με χαμηλή κατανάλωση και ανοχή σε διακυμάνσεις παραμέτρων

ΑΤΟΜΙΚΕΣ ΔΕΞΙΟΤΗΤΕΣ

Μητρική(ές) γλώσσα(ες) ελληνικά

Ξένες γλώσσες

αγγλικά

ΚΑΤΑΝΟΗΣΗ		ΟΜΙΛΙΑ		ΓΡΑΦΗ
Προφορική	Γραπτή (ανάγνωση)	Επικοινωνία	Προφορική έκφραση	
C2	C2			C2
Michigan State University – Certificate of English Language Proficiency (MSU – CELP) : CEF C2				

Επίπεδα: A1 και A2: Βασικός χρήστης - B1 και B2: Ανεξάρτητος χρήστης - C1 και C2: Έμπειρος χρήστης
Κοινό Ευρωπαϊκό Πλαίσιο Αναφοράς για Γλώσσες - Πίνακας αυτοαξιολόγησης

- Μαθήματα Τρέχουσα διδασκαλία:**
Σχεδίαση Ψηφιακών Συστημάτων – Θεωρία +εργαστήριο (Συνδιδασκαλία)
Ψηφιακή Επεξεργασία Σημάτων – εργαστήριο με boards
Σχεδίαση Ολοκληρωμένων Κυκλωμάτων
Διαδασκαστικός Προγραμματισμός

ΔΙΕΚ- ΚΔΒΜ

Πάνω από 400 ώρες εκπαιδευτικός σε σεμινάρια Κέντρα Δια Βίου Μάθησης και ΔΙΕΚ σε μαθήματα:
Σχεδίαση Ιστοσελίδων
Βάσεις Δεδομένων
Δίκτυα Υπολογιστών

Δημοσιεύσεις

Δημοσιεύσεις σε Διεθνή επιστημονικά περιοδικά με διαδικασία κρίσης

- j1. Kouretas, I.;** Paliouras, V.; , "A Low-Complexity High-Radix RNS Multiplier," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol.56, no.11,pp.2449-2462, Nov. 2009
- j2. Kouretas, I.;** Paliouras, V.; "Low-power Logarithmic Number System Addition/Subtraction and their Impact on Digital Filters," *IEEE Transactions on Computers*., Regular Papers, vol. 62, no. 11, pp. 2196-2209, 11 2013.
- j3.** M. G. Arnold, V. Paliouras and **I. Kouretas**, "Implementing the Residue Logarithmic Number System Using Interpolation and Cotransformation," in *IEEE Transactions on Computers*, vol. 69, no. 12, pp. 1719-1732, 1 Dec. 2020, doi: 10.1109/TC.2019.2930514.
- j4.** **I. Kouretas** and V. Paliouras, "Hardware Implementation of a Softmax-Like Function for Deep Learning," *Technologies*, vol. 8, no. 3, p. 46, Aug. 2020 [Online]. Available: <http://dx.doi.org/10.3390/technologies8030046>
- j5.** A. Skrivanos, E. Kosma, S. K. K. Chronopoulos, **I. Kouretas**, D. Dimopoulos, G. Petrakos, E. Alchazidou, V. Christofilakis, N. Ziavra, K. Peppas, and E. Toki, "Fetus Heart Rate Monitoring: A Preliminary implementation with remote sensing," *IEEE Consumer Electronics Magazine*, pp. 1–1, 2021
- j6.** Vasilis Sakellariou, Vassilis Paliouras, **Ioannis Kouretas**, Hani Saleh, Thanos Stouraitis, "A multiplier-free RNS-based CNN accelerator exploiting bit-level sparsity", accepted to *IEEE Transactions on Emerging Topics in Computing*, JULY 2023.
- j7** Constantinos Efstathiou, **Ioannis Kouretas**, Paris Kitsos, On the modulo $2n+1$ addition and subtraction for weighted operands, *Microprocessors and Microsystems*, Volume 101, 2023, 104897, ISSN 0141-9331, <https://doi.org/10.1016/j.micpro.2023.104897>.

Δημοσιεύσεις σε Πρακτικά Διεθνών Επιστημονικών

Συνεδρίων (με διαδικασία κρίσης)

- c1. Kouretas, I.;** Paliouras, V.; , "High-radix modulo $m - 1$ multipliers and adders," *Electronics, Circuits and Systems*, 2002. 9th International Conference on , vol.2, no., pp. 561- 564 vol.2
- c2.** Arnold, M.G.; Cowles, J.; Paliouras, V.; **Kouretas, I.;** , "Towards a Quaternion Complex Logarithmic Number System," *Computer Arithmetic (ARITH)*, 2011 20th IEEE Symposium on , vol., no., pp.33-42, 25-27 July 2011
- c3. Kouretas, I.;** Paliouras, V.; "Residue arithmetic bases for reducing delay variation," *Circuits and Systems (ISCAS)*, Proceedings of 2010 IEEE International Symposium on , vol., no., pp.3885-3888, May 30 2010- June 2 2010
- c4. Kouretas, I.;** Paliouras, V.; "High-radix residue arithmetic bases for low-power DSP systems," *Digital Signal Processing*, 2009 16th International Conference on , vol., no., pp.1-6, 5-7 July 2009
- c5. Kouretas, I.;** Basetas, C.; Paliouras, V.; , "Low-power logarithmic number system addition/subtraction and their impact on digital filters," *Circuits and Systems*, 2008. ISCAS 2008. IEEE International Symposium on , vol., no., pp.692-695, 18-21 May 2008
- c6. Kouretas, I.;** Paliouras, V.; , "Variation-tolerant Design Using Residue Number System," *Digital System Design, Architectures, Methods and Tools*, 2009. DSD '09. 12th Euromicro Conference on , vol., no., pp.157-163, 27-29 Aug. 2009
- c7.** Arnold, Mark G.; **Kouretas, Ioannis;** Paliouras, Vassilis; , "A Residue Logarithmic Number System ALU

- using interpolation and cotransformation," Application-Specific Systems, Architectures and Processors (ASAP), 2011 IEEE International Conference on , vol., no., pp.255-258, 11-14 Sept. 2011
- c8. Kouretas, I.**; Paliouras, V.; , "High-radix redundant circuits for RNS modulo $m - 1$, m , or $m + 1$," Circuits and Systems, 2003. ISCAS '03. Proceedings of the 2003 International Symposium on , vol.5, no., pp.V, 2003
- c9. Kouretas, I.**; Paliouras, V.; , "RNS multi-voltage low-power multiply-add unit," Electronics, Circuits, and Systems (ICECS), 2010 17th IEEE International Conference on , vol., no., pp.9-12, 12-15 Dec. 2010
- c10.** Mark G. Arnold, **Ioannis Kouretas**, Vassilis Paliouras: A Residue Logarithmic Number System ALU using interpolation and cotransformation. ASAP 2011: 255-258
- c11. Ioannis Kouretas**, Vassilis Paliouras: Residue Arithmetic for Designing Low-Power Multiply-Add Units. PATMOS 2010: 31-40
- c12. Ioannis Kouretas**, Vassilis Paliouras: Residue Arithmetic for Variation-Tolerant Design of Multiply-Add Units. PATMOS 2009: 26-35
- c13. Ioannis Kouretas**, Vassilis Paliouras: Mixed Radix-2 and High-Radix RNS Bases for Low-Power Multiplication. PATMOS 2008: 93-102
- c14.** Charalambos Basetas, **Ioannis Kouretas**, Vassilis Paliouras: Low-Power Digital Filtering Based on the Logarithmic Number System. PATMOS 2007: 546-555.
- c15. Kouretas, I.**; Paliouras, V.; " Residue Arithmetic for Designing Multiply-Add Units in the Presence of Non-Gaussian Variation," Proceedings of 2012 IEEE International Symposium on Circuits and Systems (ISCAS), May 20-23, Seoul, Korea vol., no.,pp.
- c16. Ioannis Kouretas**, Vassilis Paliouras: Mixed Radix-2 and High-Radix RNS Bases for variation-tolerant design. VARI2010, Montpellier, France
- c17.** Dynamic delay variation behaviour of RNS multiply-add architectures. K. Papachatzopoulos, I. **Kouretas**, V. Paliouras, 2016 IEEE International Symposium on Circuits and Systems (ISCAS), 1978-1981
- c18.** Logarithmic number system for deep learning. **I. Kouretas**, V Paliouras Modern Circuits and Systems Technologies (MOCAS), 2018.
- c19.** K. P. Peppas, A. Skrivanos, E. Xenos, J. Zhang, **I. Kouretas** and S. Chronopoulos, "Effective Capacity of Fluctuating Two-Ray Channels with Arbitrary Fading Parameters." *2018 IEEE 19th International Workshop on Signal Processing Advances in Wireless Communications (SPAWC)*, Kalamata, Greece, 2018, pp. 1-5.
- c20. I. Kouretas** and V. Paliouras, "Long Short Term Memory for Deep Learning," *2018 25th IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, Bordeaux, 2018, pp. 525-528.
- c21.** E. Kavvousanos, V. Paliouras, and **I. Kouretas**, "Simplified Deep-Learning-based decoders for linear block codes," *2018 25th IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, Bordeaux, 2018, pp. 769-772, Bordeaux, France.
- c22. I. Kouretas** and V. Paliouras, "Simplified Hardware Implementation of the Softmax Activation Function," *2019 8th International Conference on Modern Circuits and Systems Technologies (MOCAS)*, Thessaloniki, Greece, 2019, pp. 1-4.
- c23.** Mark Arnold, **Ioannis Kouretas**, Vassilis Paliouras and John Cowles, "Under- and Overflow Detection in the Residue Logarithmic Number System", accepted for presentation in *26th IEEE Symposium on Computer Arithmetic ARITH-26 (2019)* Kyoto Research Park, Kyoto, Japan, June 10 – 12, 2019.
- c24.** Mark Arnold, **Ioannis Kouretas**, Vassilis Paliouras and Austin Morgan, "One-Hot Residue Logarithmic Number Systems", accepted for publication in 29th International Symposium on Power and Timing Modeling, Optimization and Simulation PATMOS2019, Rhodes, Greece July 1 to 3, 2019.
- c25. Ioannis Kouretas** and Vassilis Paliouras, "Radix-3 low-complexity modulo- M multipliers", accepted for publication in 29th International Symposium on Power and Timing Modeling, Optimization and Simulation PATMOS2019, Rhodes, Greece July 1 to 3, 2019.
- c26. I. Kouretas**, V. Paliouras, A. Skrivanos and K. Peppas, "VLSI Implementation of Optimal Detection for Spatial Modulation," 2019 Panhellenic Conference on Electronics & Telecommunications (PACET), Volos, Greece, 2019, pp. 1-4, doi: 10.1109/PACET48583.2019.8956288.
- c27. I. Kouretas** and V. Paliouras, "Simplified Hardware Implementation of Memoryless Dot Product for Neural Network Inference," 2021 IEEE International Symposium on Circuits and Systems (ISCAS), 2021, pp. 1-5, doi: 10.1109/ISCAS51556.2021.9401625., Daegu, Korea
- c28. I. Kouretas** and V. Paliouras, "Hardware Aspects of Parallel Neural Network Implementation," 2021 10th International Conference on Modern Circuits and Systems Technologies (MOCAS), Thessaloniki, Greece
- c29.** Vasilis Sakellariou, Vassilis Paliouras, **Ioannis Kouretas**, Hani Saleh, Thanos Stouraitis, "On Reducing the Number of Multiplications in RNS-based CNN Accelerators", at the 28th IEEE International Conference on Electronics, Circuits & Systems (ICECS), 28th Nov – 1st Dec 2021, Dubai, UAE.
- c30.** Vasileios Sakellariou, Vassilis Paliouras, **Ioannis Kouretas**, Hani Saleh, Thanos Stouraitis, "A High-Performance RNS LSTM Block", at IEEE International Symposium on Circuits and Systems (IEEE ISCAS

2022), May 28 - June 1, 2022, Austin Texas.

C31. Anastasios G. Skrivanos, Evangelia I. Kosma, Spyridon K. Chronopoulos, **Ioannis Kouretas**, Kostas Peppas "Home Healthcare Technologies & Services: Heart rate fetus Monitoring system using an MCU ESP8266 node" 2022 Panhellenic Conference on Electronics & Telecommunications (PACET), Tripolis Greece.

C32. Papaioannou, Vaios; **Kouretas, Ioannis**; Koutsikas, Christos; ,Implementation of the Digital Distance Learning Switch for the "Computer Architecture" Laboratory Course During the COVID-19 Pandemic, Innovating Higher Education Conference 2022,,, 110-117, 2022, <https://doi.org/10.5281/zenodo.7330857>

C33. I. Kouretas, V. Paliouras and T. Stouraitis, "Modified Logarithmic Multiplication Approximation for Machine Learning," *2023 IEEE 5th International Conference on Artificial Intelligence Circuits and Systems (AICAS)*, Hangzhou, China, 2023, pp. 1-5, doi: 10.1109/AICAS57966.2023.10168664.

C34. Emmanouil Kavvounanos, Vasilis Sakellariou, Vassilis Paliouras, **Ioannis Kouretas** and Thanos Stouraitis, "Improving Residue-Level Sparsity in RNS-based Neural Network Hardware Accelerators via Regularization", in Proc of the 30th IEEE International Symposium on Computer Arithmetic, ARITH 2023, Portland, Oregon, USA. September 4-6, 2023.

Δημοσιεύσεις Κεφάλαια σε Βιβλία

Ε. Βραχνός, I. Κουρέτας, Π. Μακρυγιάννης και Α. Παραδείση "Ειδικά Θέματα στον Προγραμματισμό Υπολογιστών", Γ ΕΠΑΛ τομέα Πληροφορικής ISBN: 978 960-06-5139-3

Δημιουργία εκπαιδευτικών παρουσιάσεων για το βιβλίο Ψηφιακή Σχεδίαση – αρχές και πρακτικές John F. Wakerly Εκδόσεις Κλειδάριθμος ISBN: 978-960-645-001-3.

Μετάφραση και επιμέλεια του βιβλίου «Circuit Design with VHDL», Volnei A. Pedroni – "ΣΧΕΔΙΑΣΗ ΚΥΚΛΩΜΑΤΩΝ ΜΕ ΤΗ VHDL" εκδόσεις Παπασωτηρίου.

Δημοσιεύσεις σε συνέδρια – ημερίδες Δευτεροβάθμιας Εκπαίδευσης

e1. Χρήση του ΧΕΤΕΧ-Latex στο σχολείο ως εργαλείο δημιουργίας **Κουρέτας Ι.**, Αδάμη Κ, 7th Conference on Informatics in Education – Η Πληροφορική στην Εκπαίδευση (7th CIE2015), 9-11 Οκτωβρίου 2015 Πειραιάς

e2. Εκμάθηση της δομής επανάληψης με τη χρήση Arduino,

Κουκουβιού Σταματίνα, Κωνσταντίνα Αδάμη, **Ιωάννης Κουρέτας**, 10ο Πανελλήνιο Συνέδριο Καθηγητών Πληροφορικής, Ναύπλιο – Άργος 15 – 17 Απριλίου 2016

e3. Η χρήση του pinterrest σε έργο e-twinning: Beautylicious, Κωνσταντίνα Αδάμη, **Ιωάννης Κουρέτας**, 10ο Πανελλήνιο Συνέδριο Καθηγητών Πληροφορικής, Ναύπλιο – Άργος 15 – 17 Απριλίου 2016

e4. Κωνσταντίνα Αδάμη, **Ιωάννης Κουρέτας**. Εφαρμογή εκπαιδευτικού σεναρίου βασισμένου στις αρχές του *brain-learning* σε μαθητές ΕΠΑ.Λ με χρήση ψηφιακού υλικού: *Qualities and Values of a Global Citizen 1ο Πανελλήνιο Συνέδριο Τεχνολογίας, Οικονομίας & Διοίκησης (ΠΑΣΥΤΟΔ' 2016)- Τρίπολη 1-2 Νοεμβρίου 2016*

e5. Αδάμη, Κ., Κουρέτας, Ι. (2017), Ο μικρός Σοφός ή το Παιδί που Μιλούσε με τους Πλανήτες:- Χαρακτηριστικά παιδιά και παιδιά Asperger: Διακρίσεις και Συσχετισμοί. Στο: Π. Γεωργογιάννης (2018), Κοινωνική Παιδαγωγική, Διαπολιτισμικότητα, Συμβουλευτική και Ειδική Αγωγή. Πρακτικά 24ου Διεθνούς Συνεδρίου, Πάτρα 8-9 Δεκεμβρίου 2017, ISBN: 978-618-83706-1-6

e6. Από την κριτική παιδαγωγική στον νεοφιλελευθερισμό: Η μεταρρύθμιση προς το σχολείο της αγοράς (*συν. αρχείο*). Κωνσταντίνα Αδάμη MSc, Καθηγήτρια ΠΕ06, **Ιωάννης Κουρέτας** Εργαστηριακό Διδακτικό Προσωπικό Πανεπιστημίου Πατρών, 4ο Πανελλήνιο Συνέδριο Κοινωνιολογίας της Εκπαίδευσης, Ανθρώπινα Δικαιώματα και Εκπαίδευση: Ξενοφοβία, Ομοφοβία, Σχολική Βία, Ενιαία Εκπαίδευση, Ιωάννινα, 2-4 Οκτωβρίου 2020

Δίπλωμα ευρεσιτεχνίας

- Υπολογισμός Λειτουργίας Ενεργοποίησης Υλιστικού Σε Τεχνητά Νευρωνικά Δίκτυα Συστήματος Αριθμού Υπολειμμάτων (RNS) - Υπό Έκδοση
- A Technique for Hardware Activation Function Computation in RNS Artificial Neural Networks – Υπό έκδοση
- A technique for increasing the performance of DNN accelerators by exploiting bit-level sparsity through the use of RNS and signed-digit based arithmetic– Υπό έκδοση

Τιμητικές διακρίσεις και βραβεία

Υποτροφία ΙΚΥ για την πρωτιά στο ΜΔΕ

Βραβείο Καλύτερης Ηλεκτρονικά Αναρτημένης Ανακοίνωσης ΠΑΣΥΤΟΔ 2017

Nomination for the Best Paper Award on Electronics, Circuits and Systems I. Kouretas and V. Paliouras, "Simplified Hardware Implementation of the Softmax Activation Function," *2019 8th International Conference on Modern Circuits and Systems Technologies (MOCASST)*, Thessaloniki, Greece, 2019, pp. 1-4. doi: 10.1109/MOCASST.2019.8741677

Πιστοποιήσεις

ΒΕΒΑΙΩΣΗ ΕΚΠΑΙΔΕΥΤΙΚΗΣ ΕΠΑΡΚΕΙΑΣ

"Εκπαιδευτής Ενηλίκων της Μη Τυπικής Εκπαίδευσης."

Certificate of Competency "Fundamental of Deep Learning"

Hello Airis – Artificial Intelligence online training

Παρουσιάσεις

Παρουσίαση στα πλαίσια του κύκλου διαλέξεων του IEEE Student Branch Πανεπιστήμιο Πελοποννήσου "Εισαγωγή στη Latex. Μάιος 2017"

Παρουσίαση στα πλαίσια του κύκλου διαλέξεων του IEEE Student Branch Πανεπιστήμιο Πελοποννήσου "Σχεδίαση Ψηφιακών Συστημάτων με τη γλώσσα VHDL. Μάιος 2017"

Μακρυγιάννης, Π., Ξεφτεράκης Ν., Καρδωρά Μ-Λ, **Κουρέτας Ι.**, Χαλδαίου Π Εργαστηριακή συνεδρία Προγραμματισμός με Appinventor, 7th Conference on Informatics in Education – Η Πληροφορική στην Εκπαίδευση (7th CIE2015)

Κριτής

IEEE Transactions on Circuits and Systems II: Express Briefs

IEEE Transactions on Circuits and Systems I: regular papers

IEEE Transactions on Green Communications and Networking

IET Circuits, Devices and Systems

International Conference on Modern Circuits and Systems Technologies

IEEE International Symposium on Circuits and Systems (ISCAS)

International Conference on Very Large Scale Integration

International Symposium on Power and Timing Modeling, Optimization and Simulation

Μέλος Επιτροπής Συνεδρίου

PACET- 2022

VLSI-SoC 2022

VLSI-SoC 2023

Επιβλέπων και συνεπιβλέπων σε πτυχιακές/διπλωματικές εργασίες

- Μελέτη του Rasberry και παραδείγματα εφαρμογών – ΑΤΕΙ ΣΠΑΡΤΗΣ -2016
- Δημιουργία εφαρμογής μηχανογράφησης για Super Market - ΑΤΕΙ ΣΠΑΡΤΗΣ- 2016
- Δημιουργία παιχνιδιού με Arduino και processing-ΑΤΕΙ ΣΠΑΡΤΗΣ- 2016
- Δημιουργία εκπαιδευτικών σεναρίων για την εκμάθηση του προγραμματισμού με Arduino ΑΤΕΙ ΣΠΑΡΤΗΣ - 2016
- Αρχιτεκτονικές και Υλοποιήσεις Νευρωνικών Δικτύων σε FPGAs – Πανεπιστήμιο Πατρών -2020
- Χρήση της πλακέτας Arduino για διδασκαλία στη Ββάθμια εκπαίδευση – Ελληνικό Ανοικτό Πανεπιστήμιο 2022
- "Biological Nerve Connectivity", College of Engineering Department of Electrical Engineering, American University of Sharjah, AUS, UAE.